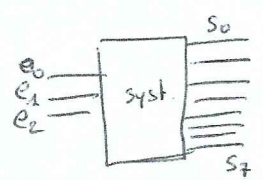


Exercice 3



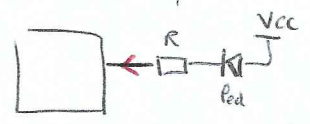
Q1

e_2	e_1	e_0	s_0	s_1	s_2	s_3	s_4	s_5	s_6	s_7
0	0	0	0	1	1	1	1	1	1	1
0	0	1	0	0	1	1	1	1	1	1
0	1	0	0	0	0	1	1	1	1	1
0	1	1	0	0	0	0	1	1	1	1
1	0	0	0	0	0	0	0	1	1	1
1	0	1	0	0	0	0	0	0	1	1
1	1	0	0	0	0	0	0	0	0	1
1	1	1	0	0	0	0	0	0	0	0



logique négative → valide pour '0'

intérêt?



Dans ce circuit, le courant rentre dans le circuit logique.

Globalement les circuits numériques permettent de recevoir un courant plus élevé que d'en fournir un.

Q2

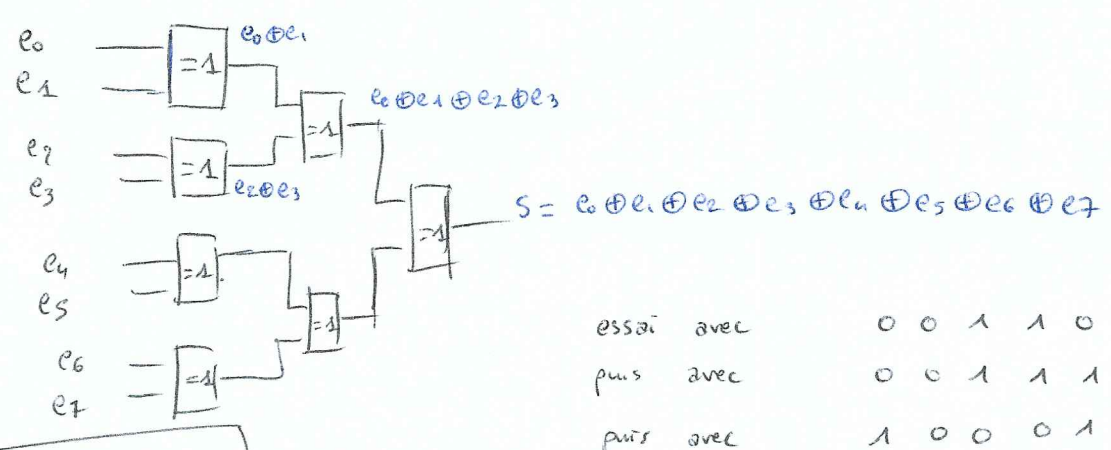
$$s_3 = \bar{e}_2 \bar{e}_1 \bar{e}_0 + \bar{e}_2 \bar{e}_1 e_0 + \bar{e}_2 e_1 \bar{e}_0 + \bar{e}_2 e_1 e_0$$

identique au terme 1

$$s_3 = \bar{e}_2 \left(\bar{e}_1 \cdot (\bar{e}_0 + e_0) + e_1 \cdot (\bar{e}_0 + e_0) \right) = \bar{e}_2 \cdot (\bar{e}_1 + e_1)$$

$$\bar{s}_7 = e_2 \cdot e_1 \cdot e_0 \rightarrow s_7 = \overline{e_2 \cdot e_1 \cdot e_0}$$

Exercice 4



Détecteur de parité

essai avec	0	0	1	1	0	0	1	0	(3x '1')
puis avec	0	0	1	1	1	0	0	1	(4x '1')
puis avec	1	0	0	0	1	1	1	1	(5x '1')

si toujours pas convaincu encore un exemple...

Si il reste du temps, on peut faire l'exercice 2 du T08 (gestion de délai)