



Dans tout le texte, les adresses sont exprimées en hexadécimal.

Q1 - Pourquoi a-t-on besoin de deux types d'espace mémoire différent sur un système à microprocesseur ?

Q2 - Quelle sera la quantité d'espace mémoire en ROM ? En RAM ? Au total ? (en octets)

Q3 - En se basant sur le nombre total de fils d'adressage (A0-A15), combien d'adresses différentes peut-on utiliser ? Est-ce compatible avec la quantité totale de mémoire calculée précédemment ?

A	B	C	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

On donne la table de vérité du décodeur 74138.

Q4 - Compléter alors la table suivante :

Plage	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Adresse Hexa	Boitier
Y0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0x 0000	U2
Y4	0	0	1	0												1	0x 2000	U4
Y2	0	1	0	0	0											1	0x 4000	/
Y6	0	1	1	0	0											1	0x 6000	U5
Y1	1	0	0	0	0											1	0x 8000	U3
Y5	1	0	1	0	0											1	0x A000	/
Y3	1	1	0	0	0											1	0x C000	/
Y7	1	1	1	0	0											1	0x E000	/
																1	0x FFFF	/

Exercice 4 - Adaptation CMOS/TTL, AOP/TTL

Q1 - On élabore un circuit logique TTL 5V, dont la sortie doit contrôler un circuit d'interphone dans un immeuble, dont les entrées de contrôle sont commandées en CMOS 12V. Proposer le câblage de l'étage d'adaptation à l'aide de collecteur ouvert.

Q2 - Comment faire l'adaptation inverse ?

Q3 - On a maintenant la sortie d'un comparateur à ampli-op (AOP) qui commute entre +10V et -10V. On voudrait qu'elle commande de la logique TTL. Proposer les circuits à diodes qui protègent l'entrée TTL (qui n'aime pas $V < -2V$, ni $V > 7V$).