

TD14

TD 14 / GÉNÉRER UN SIGNAL PÉRIODIQUE

Correction

Exercice 1 - Génération de signaux numériques

Notions abordées

- ▷ Génération d'un signal à l'aide d'un microcontrôleur.

On souhaite obtenir un signal sinusoïdal à une fréquence de 5 kHz.

1. Proposez une solution « simple » pour répondre à ce cahier des charges (sans utiliser de GBF).

Réponse

On peut utiliser un **signal carré**, généré par un microcontrôleur par exemple :

Code utilisant un ticker pour générer des interruptions à intervalle régulier :

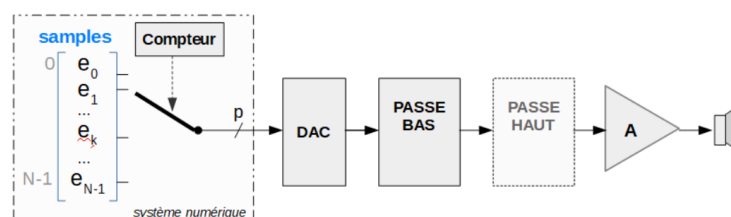
```

DigitalOut signal(D10);
Ticker tik;
void gene_signal(void){
    signal = !signal;
}
int main() {
    tik.attach(&gene_signal, 0.0001);
    //frequence de 10 kHz pour demi-periode du signal
    while(1);
}
    
```

Réponse

On **filtre ensuite ce signal carré**, avec un filtre actif d'ordre 2 par exemple ou un filtre à capacité commutée d'ordre plus élevé. La fréquence de coupure doit être d'environ 5 kHz (pour ne conserver que le fondamental du signal carré).

On s'intéresse au schéma fonctionnel suivant :



2. Expliquez à quoi servent les différents blocs.

Réponse

Dans le système numérique, on utilise un **tableau de données** de N échantillons.

On génère ensuite un **compteur à une cadence donnée** (fréquence égale F_e à la fréquence voulue du signal périodique F_{sig} multipliée par le nombre d'échantillons à générer par période N) pilotant un **multiplexeur** permettant d'amener successivement chacun des échantillons au convertisseur numérique-analogique (DAC ou CNA).

Les échantillons numériques sont ensuite **convertis par ce DAC** (qui peut être interne sur certains microcontrôleurs), générant ainsi une tension analogique.

Le filtre **Passe-bas** est un filtre de reconstruction, permettant de supprimer les composantes fréquentielles liées à l'échantillonnage. On le prendra égale à $F_e/2$ (ou moins - avec F_e la fréquence d'échantillonnage).

Le filtre **Passe-haut** peut servir à supprimer une éventuelle composante continue ajoutée pour réaliser la conversion numérique-analogique (la plupart du temps limitée à des tensions uniquement positives et ne permettant pas de traiter des signaux alternatifs ou à composante moyenne nulle).

On souhaite un minimum de 16 points par période.

3. Quelle est la fréquence minimale à laquelle doivent être produits les échantillons ?

Réponse

Si on souhaite un signal à $F_{sig} = 5$ kHz en sortie, il faut avoir une fréquence d'échantillonnage de $F_e = N \cdot F_{sig} = 80$ kHz.

4. Proposez une méthode pour générer le tableau d'échantillons.

Réponse

Mathématiquement, on souhaite avoir une période d'un signal sinusoïdal sur 16 points.

On va donc remplir un tableau de nombres réels avec les valeurs suivantes :

$$tab[i] = \sin \frac{2 \cdot \pi \cdot i}{N}$$

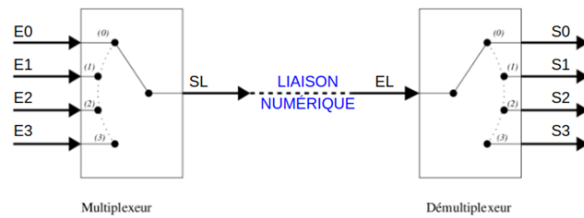
pour i allant de 0 à 15.

Exercice 2 - Multiplexeurs / Démultiplexeurs

Notions abordées

▷ Etude d'un composant standard de la logique combinatoire

On souhaite utiliser un système de multiplexage pour pouvoir transporter des informations numériques à l'aide d'un minimum de fils de transmission (voir schéma suivant - pour 4 émetteurs et 4 récepteurs).



La ligne sera alors occupée par chacun des émetteurs de manière équitable (à savoir $1/4$ du temps pour le cas de 4 émetteurs). On parle alors de multiplexage temporel.

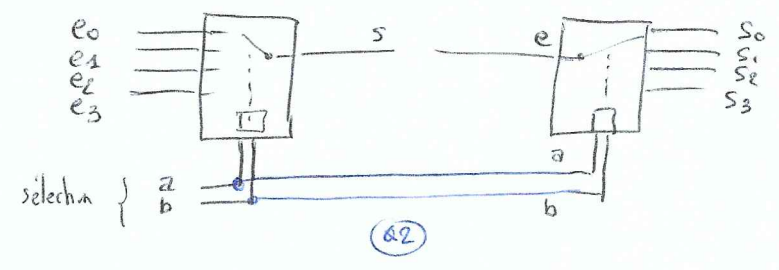
1. Rappelez le fonctionnement d'un multiplexeur et d'un démultiplexeur. On s'intéressera en particulier aux entrées de contrôle (non présentes sur le schéma).
2. Quel élément faut-il alors ajouter pour que l'entrée E0 soit systématiquement transmise à la sortie S0, l'entrée E1 à la sortie S1, etc. ?
3. Si on souhaite transmettre les informations à une vitesse de 40 MHz, à quelle vitesse doit-on faire changer les entrées du multiplexeur et les sorties du démultiplexeur ?
4. Quels signaux doivent également être transmis entre l'émetteur et le récepteur ?

Exercice 1

Q1) Un multiplexeur permet de choisir 1 entrée parmi N et de la positionner sur la sortie. Idem avec un demux mais à l'invers.

Pour sélectionner parmi $N = 2^p$ entrées, il faut alors p entrées de sélection

a	b	S
0	0	e ₀
0	1	e ₁
1	0	e ₂
1	1	e ₃

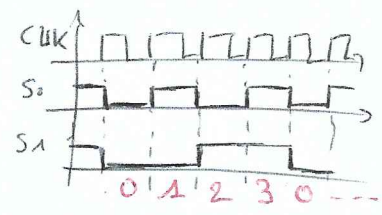
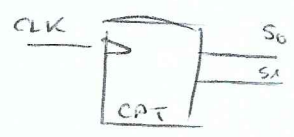


a	b	S ₀	S ₁	S ₂	S ₃
0	0	e	x	x	x
0	1	x	e	x	x
1	0	x	x	e	x
1	1	x	x	x	e

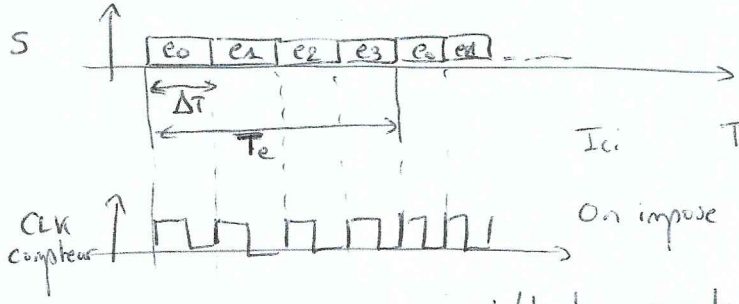
x → dépend de la technologie

Q2) Si on souhaite que E₀ soit toujours transmise à S₀, il faut que les entrées de sélection soient communes. Il faudra donc transmettre les informations a et b.

Pour que successivement on envoie e₀ sur s₀, puis e₁ sur s₁ ... il faut ajouter un compteur sur 2 bits



Q3) Si on souhaite transmettre e₀ vers s₀ à 40 MHz et de même pour les 3 autres, nous utiliserons le principe du multiplexage temporel



Ici $T_e = 4 \cdot \Delta T$

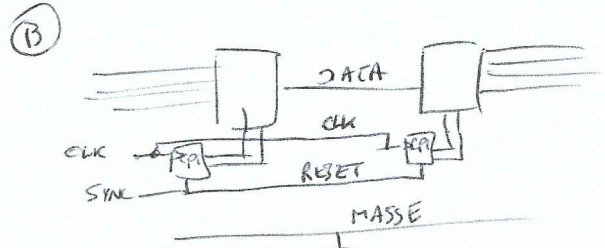
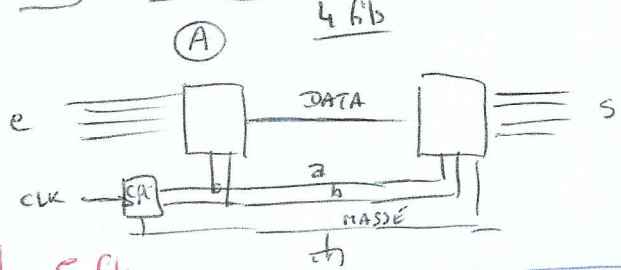
On impose $T_e = \frac{1}{F_e} = \frac{1}{40 \text{ MHz}}$

L'horloge sur le compteur doit donc

être $\Delta T = \frac{1}{F} = \frac{T_e}{4} \rightarrow F = 4 \cdot F_e$

soit 160 MHz

Qu) 2 solutions



si parallèle 5 fils
4 données
1 horloge

(4 fils dans les 2 cas)

⚠ Nécessite une synchronisation pour être sûr que e₀ va sur s₀

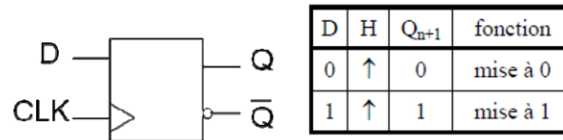
Exercice 3 - Compteur / Diviseur de fréquence

Notions abordées

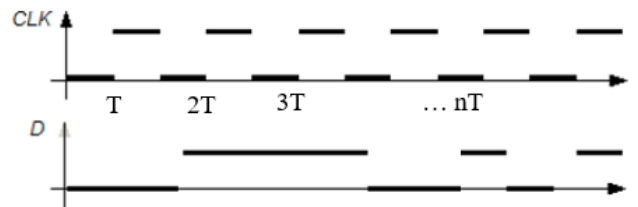
▷ Etude des composants standards de la logique séquentielle

Bascule D / Séquentielle

On donne la « table de vérité » d'une bascule D ci-dessous.

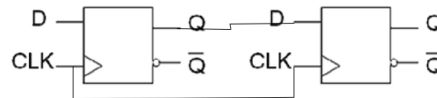


Pour un chronogramme de D comme le suivant (avec ici une horloge périodique), tracer superposé au diagramme de D le chronogramme de la sortie, $Q(t)$, d'une autre couleur de crayon. Y a-t-il besoin de tracer l'autre sortie ?



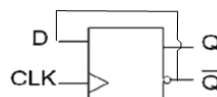
Mise en cascade

On cascade deux bascules D comme suit :



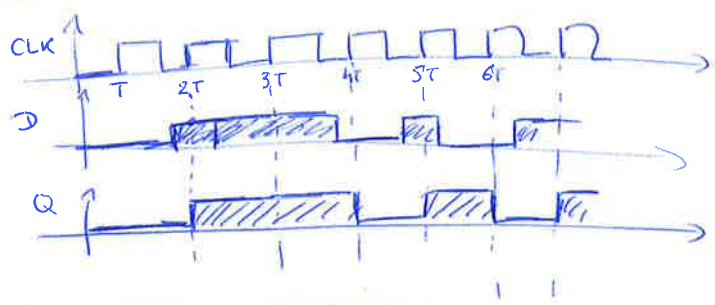
1. Montrez le fonctionnement de ce système. Quel est son rôle ?
2. Généralisez à N bascules.

On boucle à présent une bascule D sur elle-même.



3. Quelle est la fréquence observée sur la sortie Q si CLK est périodique ? Dépend-elle du rapport cyclique de CLK ?
4. Que se passe-t-il si on cascade plusieurs blocs de ce type ? Généralisez à N bascules.

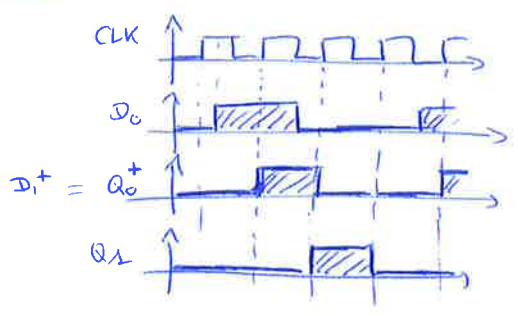
Exercice 1



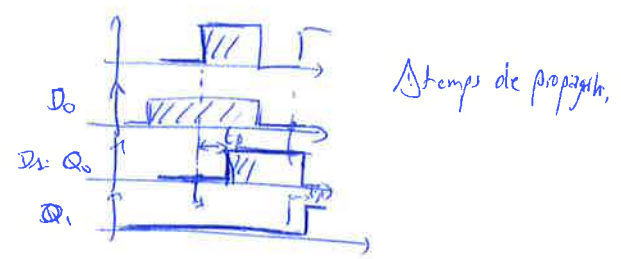
Expliquez également l'intérêt des bascules D = mémorisation d'un état
 Now existant en combinatoire

Exercice 2

Q1

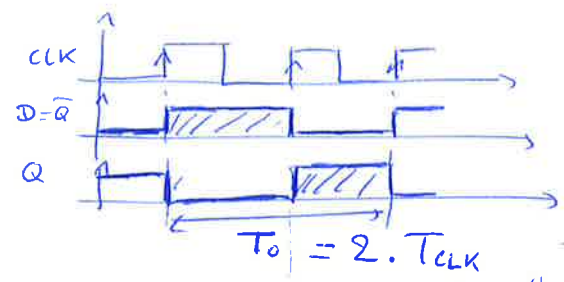


← entrée 1^{ère} bascule (totalement arbitraire)
 ← Δ état sur D1 juste après le basculement



⇒ Ligne à retard = mise en série de bascules D

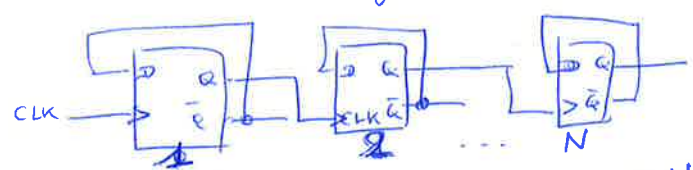
Q2



Non dépendant du Rapport cyclique de CLK
 $F_0 = \frac{F_{CLK}}{2}$

Q3

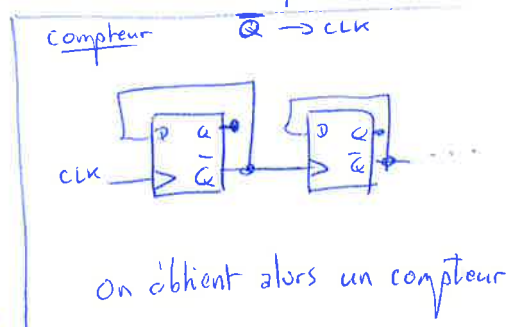
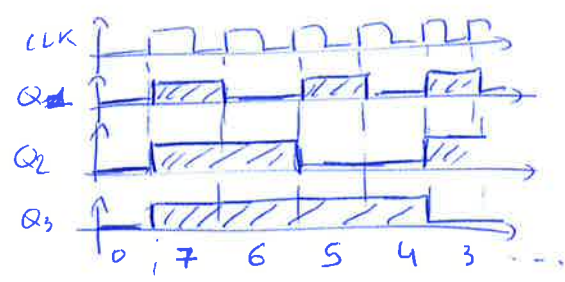
On cascade la sortie Q d'un étage sur l'entrée CLK de l'étage d'après



De cette manière l'étage N divise par 2^N la fréquence

Q4

On s'aperçoit avec la structure précédente qu'on obtient un décompteur binaire.



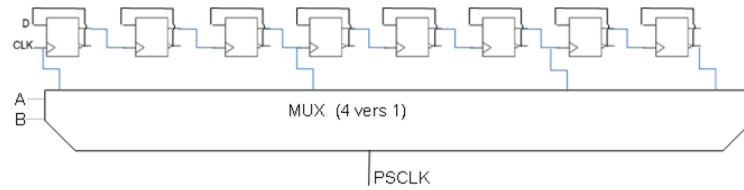
On peut introduire ici la notion de synchrone / asynchrone
 Ici compteur / décompteur asynchrone

Exercice 4 - Fonctionnement d'un Ticker

Notions abordées

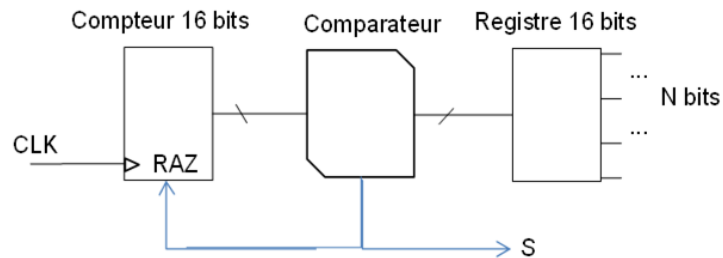
- ▷ Étude de compteurs paramétrables

On s'intéresse au schéma ci-après :



1. Que fait le dispositif « PSC » au signal CLK en fonction des deux entrées du MUX, A et B ? (huit bascules D avec sorties Q et complémentaire)

On s'intéresse à présent au système suivant :



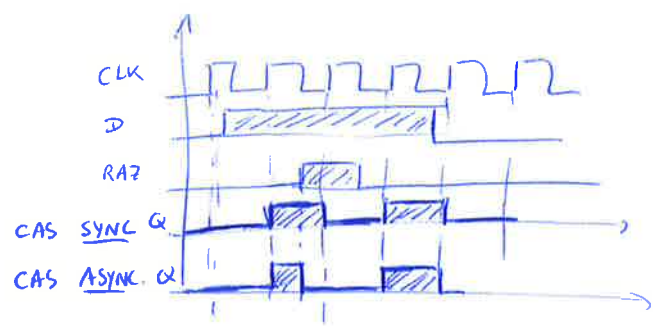
2. Que produit sur sa sortie S le dispositif CNTN ci-contre en fonction de CLK et de N ?

On implémente la chaîne suivante : $f_0 = \text{CLK}$ puis $\text{PSC}(AB)$ puis $\text{CNTN}(b_{15} \dots b_0)$ puis signal S

La fréquence de l'horloge d'entrée est $f_0 = 14 \text{ MHz}$.

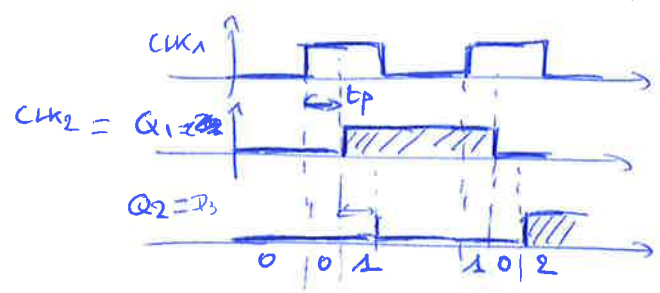
3. Quelles sont les fréquences accessibles sur S via le choix de N, pour $AB = 00$? Même question pour les trois autres choix de AB ?
4. Combien de façon y a-t-il de réaliser les fréquences de signal S suivantes : $f_S = 200 \text{ Hz}$, 20 Hz , 2 Hz ?
5. Quel est l'avantage (en termes de marge de modification) de viser la plus grande division de PSC ? de viser la plus petite ?

Q1 / Q2



Revenir sur exercice 2

Cas d'une transition sur un compteur / avec temps de propagation



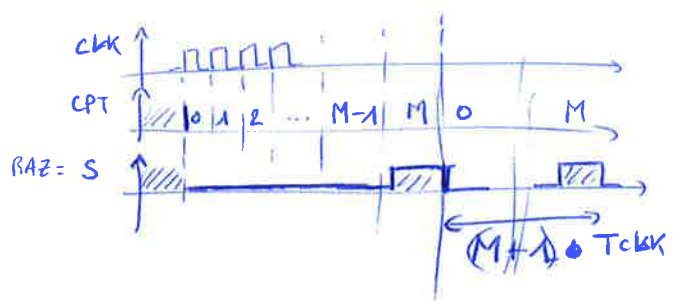
Δ états transitoires non souhaités

Exercice 4

Q1 Il s'agit d'un multiplexeur. En fonction de A et B, on choisit une sortie du diviseur de fréquence

A	B	PSCLK
0	0	CLK
0	1	CLK/8
1	0	CLK/64
1	1	CLK/256

Q2



Le registre stocke une valeur comprise entre 0 et $2^N - 1$.
On l'appellera M
On supposera la RAZ SYNC.

Q3 On sait que l'étage de la Q2 permet d'obtenir une fréquence $f_s = \frac{F_{PSCLK}}{M+1}$ pour M compris entre 0 et $2^N - 1$.
Ainsi, on obtient

$$\frac{F_{PSCLK}}{2^{16}} \leq f_s \leq \frac{F_{PSCLK}}{1}$$

On a vu que F_{PSCLK} dépendait de A et B et de $f_0 = 14 \text{ MHz}$

Ainsi

A	B	PSCLK	f_{sMAX}	f_{sMIN}
0	0	14 MHz	14 MHz	214 kHz
0	1	1.75 MHz	1.75 MHz	27 Hz
1	0	219 kHz	219 kHz	3.3 Hz
1	1	55 kHz	55 kHz	0.83 Hz

Exercice 4 (suite)

Q4) Si on veut $f_s = 200 \text{ Hz}$, on peut choisir $AB = (01)$ ou (10) ou (11)

Pour $AB = (01) \rightarrow M = \frac{1,75 \text{ MHz}}{200 \text{ Hz}} = 8750 \rightarrow 200 \text{ Hz}$ exactement

Pour $AB = (10) \rightarrow M = \frac{2,15 \text{ MHz}}{200 \text{ Hz}} = 1075,75 \rightarrow 200 \text{ Hz}$ ~~exactement~~

Pour $AB = (11) \rightarrow M = \frac{55 \text{ kHz}}{200 \text{ Hz}} = 273,4 \rightarrow 200 \text{ Hz}$ non ~~exact~~

Pour $f_s = 20 \text{ Hz} \rightarrow AB = (10)$ ou (11)

Pour $f_s = 2 \text{ Hz} \rightarrow AB = (11)$

↑ on vise M le plus grand possible pour avoir une meilleure précision sur la fréquence de sortie

Q5)

Exercice 5

A NE PAS TRAITER